CMOSアナログICの実用設計

吉田晴彦

第4回

アナログIC開発者が知っておくべき「特性評価のしかた」および「IC設計者に必要な能力」

いよいよIC開発の最終段階を迎える特性評価の過程に入る．当初目標とした開発仕様を満足するICができたかを各種試験を通して検証する．ICそのものの試験もさることながら，試作を通しての実機での評価も試みる．最後に，このようなICを開発する技術者に必要な能力について考察する．（編集部）

1．試作品の特性評価手順と注意事項

● 試作品の特性評価手順

特性評価段階では試作したICが開発仕様を満足しているかを確認します．特性評価は設計した製品の機能や性能，信頼性などを確認する最終検証の場です．従って，評価ミスや評価もれがないように，あらかじめ評価内容に付随する測定条件や使用測定器などの事前検討，および評価治具やプログラムなどの準備をしておく必要があります．そうしないと，評価が不完全なために，量産ラインへの移管後に歩留まり低下や故障を発生させることがあるからです．

通常，特性評価（総合特性評価）を行う前に先行評価を行います．先行評価を行う理由は，総合特性評価を行うためには最終製品形態であるモールド・パッケージへの組み立てを行う必要があり，その組み立てに1週間～2週間程度の期間を要するためです．より早く製品の不具合を抽出できれば，その対応を早期に行うことができ，開発期間を短縮できます．

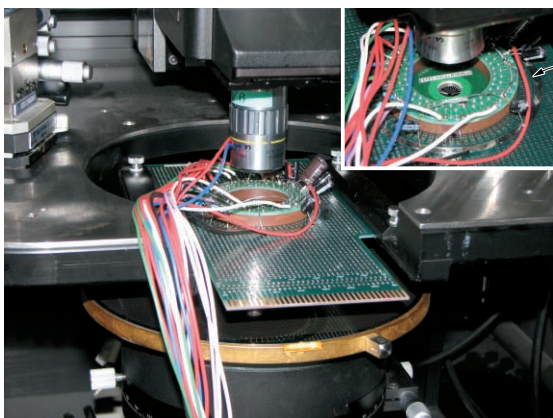
先行評価は，ウェハ状態もしくは**写真1③**のようにセラミック・パッケージに試作チップを仮組みして行います．ウェハ状態における評価は，あらかじめ評価基板を作成し

写真1　試作品の特性評価手順

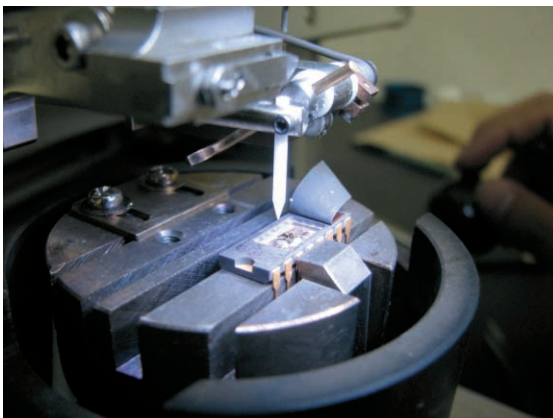
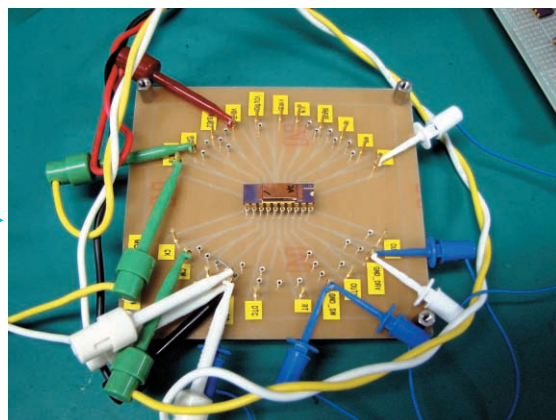
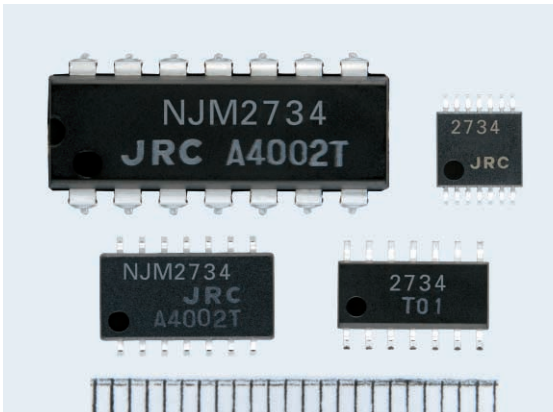
KeyWord 特性評価手順，総合特性評価，先行評価，プローブ・カード，サーモ・ストリーム，有効桁数，リモート・センシング，アクティブ・プローブ，静電気放電，リスト・ストラップ，信頼性試験，イオナイザ，ロバスト設計，加速試験，アレニウスの式

ておくことにより，ウェハができた後すぐに評価に取り掛かることができます．また，セラミック・パッケージでの評価は，個々のチップを切り出すためのダイシング（スクライブ）とセラミック・パッケージへの組み立てが必要となりますが，ウェハができてから1日～2日後には評価に取り掛かることができます．しかし，ウェハ状態やセラミック・パッケージでの評価は，大電流領域や高周波帯域で評価の信頼性が低くなるので，状況に応じ適宜評価方法を検討する必要があります．

写真1②はプローブ・カードを顕微鏡に装着し，ウェハ状態で評価を行っている事例です．**写真1④**は試作チップをセラミック・パッケージに実装し，評価を行っている事例です．

先行評価の結果，大きな問題がなければ，**写真1⑤**のよ

② ウェハ状態での評価（0日）

ウェハ状態での評価にはプローブ・カードが必要となる．プローブ・カードとはウェハ上のICチップの電極と，測定器とを接続するコネクタのような役割をもち，ICチップの電極にプローブ・カードの針を接触させることによりICチップの電気的な検査を行う．

③ セラミック・パッケージへの組み立て（1～2日）

④ セラミック・パッケージでの評価

⑤ モールド・パッケージへの組み立て（1～2週間）

⑥ モールド・パッケージでの評価

うな最終製品形態となるモールド・パッケージでの総合特性評価(**写真1**⑥)を行います．また，IC単体だけでなく，アプリケーション回路まで含めた実機評価も行います(**写真2**)．

特性評価には開発仕様項目に加え，電源電圧依存特性，入力電圧依存特性，周囲温度依存特性，周波数特性，過渡応答特性，素子ばらつき(マージン)に対する評価などを行います．素子ばらつきの評価では，トランジスタのしきい値電圧，抵抗値，容量値などを，量産時のばらつき範囲で故意にプロセス・パラメータを操作した試作を行い，ICが製造プロセスのばらつき(工程能力)に対し，十分に余裕度のある特性になっているかを評価します．

写真2　実機評価例

特性評価では，アプリケーション回路までを含めた実機評価を行う．写真はD級アンプICの音質評価を行っているところ．

● 特性評価時の注意事項

測定器の使用および測定時の注意事項を，**表1**と**表2**および**写真3**～**写真7**に示します．測定器や部品の性能を把握し，測定項目に適した方法や条件で再現性のある評価を行う必要があります．

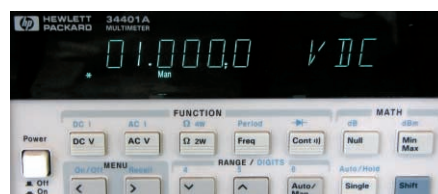
(a) 1Vレンジ使用時
確度仕様(24時間，23℃±1℃)＝±(読み値の0.0020%＋測定レンジの0.0006%)
確度＝±(1V×0.0020%＋1V×0.0006%)＝±(20μV＋6μV)＝±26μV

(b) 10Vレンジ使用時
確度仕様(24時間，23℃±1℃)＝±(読み値の0.0015%＋測定レンジの0.0004%)
確度＝±(1V×0.0015%＋10V×0.0004%)＝±(15μV＋40μV)＝±55μV

写真3　測定器の有効桁数

ディジタル・マルチメータの使用例．1Vの電圧を異なる測定レンジで測定している．測定器は決められた使用条件に対し，常に測定誤差を持っている．測定誤差は測定器メーカが確度仕様として規定しており，測定例では1Vレンジで±26μV，10Vレンジで±55μVの確度となる．このようにまったく同一の電圧を測定した場合でも，使用測定レンジや使用環境により測定結果に含まれる測定誤差が異なるので，測定器を使用する際には注意が必要．

写真4　リモート・センシング

リモート・センシングは，大電流が流れる負荷や電源装置などを4本の配線で接続する．この4本の配線には，電圧出力，およびGNDのフォース配線にのみ電流が流れ，センス配線には電流がほとんど流れない．電圧出力およびGNDのセンス配線は負荷端での電圧を直流電源装置に帰還し，負荷端での電圧が設定電圧になるよう制御するための配線である．従って，フォース配線に電流が流れ配線抵抗による電圧降下が生じても，負荷に加わる電圧は常に設定電圧に保たれ，精度良く評価を行うことができる．仮に配線での電圧降下が0.1V生じた場合，直流電源装置のフォース端子には設定電圧＋0.1Vの電圧が出力され，負荷端での電圧が設定電圧となるように制御される．

また，ICは静電気に弱く，静電気放電（ESD：electro-static discharge）が起こると破壊することがあります．従って，ICを評価するには静電気対策が重要となってきます．

破壊要因としては，人体への帯電による放電，IC自体への帯電による放電，帯電物体からの放電，過大な外部ノイズの侵入，電界による静電誘導などがあります．静電気対策としては，静電気を発生，帯電，放電させない環境をつくることが基本となります．**写真6**のように，リスト・ス

表1　測定器に関する注意事項

項　目	内　　容
安定性	測定器は電源投入からの時間や使用時の周囲温度などにより測定精度が変化する．測定を始める際には，測定器の電源投入後の測定精度安定性や周囲温度などの測定器使用条件を確認してから測定を行う必要がある．
許容精度	一般に測定器が示す値には誤差が含まれている．測定器には測定器メーカが定めた測定精度を示す仕様（確度仕様）があり，各測定レンジに対し測定精度がどれ位であるかをあらかじめ把握し，測定器が示す値をすべて記録するのではなく，場合によっては測定値の有効桁数を変えるなどして，許容精度を意識した測定結果の記録を行う必要がある（**写真3**）
微小信号	微小信号はノイズに埋もれやすく，微小信号測定の際にはノイズ対策が必要となる．おもなノイズ対策としては，被測定ICや測定冶具をノイズからシールドするシールド・ボックスの使用や微小信号が通る配線にシールド線を使用するなどがある．また，AC電源コンセントからのノイズに対しては接地極付き（3P）コンセント，ノイズ・フィルタ内蔵コンセントなどを使用する．
配線抵抗	特に大電流を流して測定を行う場合には，使用する配線の抵抗や接触抵抗による電圧降下が測定精度に影響する．例えば，直流電源装置で10Vを出力し，配線抵抗による電圧降下が0.1V発生すると，直流電源装置の出力端子では10Vを出力していても，ICには9.9Vしか加わらないことになる．このような場合にはリモート・センシング（**写真4**）を使用する．大電流を出力できる直流電源装置はリモート・センシング機能を内蔵していることが多く，出力（フォース）端子と電圧制御入力（センス）端子を別個に設け，負荷までを4本の配線で接続し配線抵抗による電圧降下を補償する．
内部抵抗	電圧測定時に使用するマルチメータは内部抵抗∞Ωが理想的だが，実際の測定器の内部抵抗は有限である．特に有限の内部抵抗を持つ測定器を接続したままでリーク電流や微小電流を測定すると，これらの測定器の内部抵抗に流れる電流も同時に測定されてしまい，正しい値を得ることができない．極めて高い内部抵抗を持った測定器でも抵抗値が有限であることを認識し，測定を行う必要がある． また，電流測定時に使用するマルチメータは内部抵抗0Ωが理想的だが，実際の測定器の内部抵抗は有限である．配線抵抗と同様に大電流を流して測定を行う場合には，電圧降下が測定精度に影響する．電圧と電流を測定する必要がある場合に，この測定器を含めて電圧を測定すると正しい値を得ることができないので，測定器の電圧降下の影響がない端子間で電圧を測定する必要がある．
寄生容量	波形観測時にオシロスコープのプローブをICに接続すると，ICにはプローブやオシロスコープ自体の入力容量による容量負荷が接続されることとなる．容量負荷が接続されると，ICによっては正しい出力波形を出力することができなくなる．このような場合にはアクティブ・プローブ（**写真5**）を使用する．アクティブ・プローブはプローブの先端部に入力信号を増幅するアンプを内蔵しており，入力容量はほぼこのアンプの入力容量のみとなる．おおよその値として一般的なプローブの入力容量が10pF～15pF程度であるのに対し，アクティブ・プローブは1pF～2pFまたはそれ以下で，IC側から見た負荷容量を1/10以下に減少させられる．
周波数特性	例えば，ディジタル・マルチメータで直流電圧を測定している際に，被測定電圧にノイズなどの交流成分が含まれていると，測定値に誤差を生じる．これはディジタル・マルチメータが測定電圧をサンプリングし，ある一定期間積分することで電圧値を得ているためで，そのサンプリング速度（周波数）や積分時間によって測定誤差が変化する．また，一定電圧を出力する直流電源装置でも，急激な負荷の変動が起これば出力電圧が変動する．これも出力電圧を一定に保とうとする直流電源装置のレギュレーション特性が周波数に依存することが原因である．測定器使用時にはその測定器が持っている周波数特性を把握しておくことも大切である．
インピーダンス	測定器によっては入力インピーダンス，出力インピーダンスがある標準的な値に固定されているものや，インピーダンスを切り替えられるものがある．一般的な値として，例えば，高周波系の50Ωやビデオ系75Ω，オーディオ系600Ωなどがある．測定対象の出力または入力インピーダンスに対し，正確に測定できるのかを確認しておきたい．また，特に周波数が高い場合は，端子の入出力インピーダンスに合ったケーブルや伝送線路を用いる必要がある．
校正	測定器によっては，校正（キャリブレーション）機能を備えたものがある．キャリブレーションは測定器の電源投入時などに自動的に実行されるものと，測定者が手動で行うものとがある．特に，手動でキャリブレーションをしなければならない測定器では，電源投入からの時間や室温などを確認し，測定環境を整えた後キャリブレーションを行う．事前に環境を評価してから被測定物を測定し，その差から被測定物の特性を求めるのは，評価の基本的な考え方なので心がけたい．また，キャリブレーション機能のありなしにかかわらず，測定器の定期的な校正を測定器メーカへ依頼する．測定者が行うキャリブレーションとは別に，測定器メーカによる校正がいつ行われたかを確認することも重要である．
電源装置	出力スイッチのON/OFF時や測定中の電圧切り替え，レンジ切り替え時には，測定器にとっても過渡的な状態が発生する．その際の出力の過渡的な挙動については明確にされていない測定器も多く，事前に確認しておく必要がある．例えば，被測定ICの電源電圧が過渡的に変動することで，測定対象ICの内部保護回路が誤動作したり，ダメージを与えたりすることもある．
同期	発振器や周波数カウンタなどは，外部基準信号入出力端子を備えているものがある．各測定器同士の内蔵発振器の周波数は微妙にずれているものである．それらの端子を接続することで測定器間の同期をとり，正確な測定を行えるようになる．
平均値と実効値	測定対象が周波数成分を含む場合，測定器が実効値測定に対応しているかの注意が必要である．ディジタル・メータで表示される電圧・電流値およびそれらを演算して得られる測定値は通常，測定器内部で設定されたサンプリング回数に応じて得られた測定値を平均化するので，表示される値も平均値である場合が一般的である．測定値を直流で論ずる場合はこれで問題はないが，交流や電力など，実効値ベースで論ずる必要がある場合は注意が必要である．

表2　測定時の注意事項

項　目	内　　容
測定環境	室温や湿度が異なるとICやその外付け部品の特性が変化するが，使用する測定器の測定精度も変化する．測定条件として室温や湿度が適切であるかを確認し，測定結果とともに室温・湿度などの測定環境条件を記録する．また，使用する測定器の型番や校正番号も同時に記録しておくことで，測定結果の信頼性を確保できる．
静電気	ICは静電気に弱く，人体や作業机に帯電した静電気により破壊することがある．人体の帯電に対してはリスト・ストラップの使用，作業机の帯電に対しては静電マットの使用，また評価での湿度管理（目安として湿度40%以上）などの対策が必要である（**写真6**）
結果の予測	測定と同時に測定結果をプロットすることにより，それまでに測定した結果の妥当性の判断や測定結果の予測が可能．これにより測定ミスやICの特性の不具合を早期に発見できる．
波形のモニタ	測定結果として出力の電圧値のみが必要な場合でも，その出力波形をオシロスコープでモニタしながら評価することにより，発振やノイズ，誤動作などを検出しやすくする．直流測定を行っているつもりが，ノイズなど交流成分によって精度や再現性に問題が出ることもある．また，温度特性評価における温度可変時や入力電圧特性評価における入力電圧可変時など，測定条件を変えながら評価を行う場合に，視覚的に動的な検証を行える．
サンプル数	ICは製造工程のばらつきにより，サンプル間に特性差が発生する．特に特性差が大きな評価項目に関しては，複数のサンプルを評価することにより統計的手法を活用し，測定結果の検証を行う．
発熱	特に高電圧・大電流を扱うICでは，IC自体で消費される電力により発熱する．ICが発熱すると特性が変動するため，大電力を消費する時間を短くするためのパルス・モード測定やICで発生する熱を放出するヒート・シンク（**写真7**）の接続などによって対応する．
部品性能	外付け部品には抵抗，コンデンサ，コイル，ダイオード，トランジスタなどがあるが，これら外付け部品にもICと同様に精度，温度特性，ノイズ量，周波数特性，リーク電流，最大定格などの各仕様が定められている．測定時には，これら外付け部品の仕様や性能を把握しておく必要がある．例えば，ICの温度特性評価時には温度特性が良い（温度係数の小さい），周波数特性評価時には周波数特性が良い（周波数による特性変化が少ない）外付け部品を使用する．また，使用した外付け部品の仕様や型番を記録しておくことも重要である．
電磁的環境	微小な信号測定や高利得機能の測定においては，周囲の電磁環境についても注意する必要がある．交流電源はもちろん，パソコンや携帯電話，インバータ蛍光灯やエアコン，さらに測定器自身からも電磁波が放射されており，測定対象に影響を及ぼすことがある．微小信号測定時はICを測る前に周辺からの影響をよく観測し，対策してから測定する．
発振	高利得回路や周波数が高い回路の測定の場合には，デバイス周囲のパターニングや配線の引き回しで発振現象を生じる場合がある．発振を考慮したパターン基板を起こすことが必要な場合もある．
寄生素子	部品と同様にケーブル類やソケットを使用する場合も注意が必要である．それらの寄生抵抗や寄生容量についても測定結果に影響が出る場合がある．測定対象に比べて無視できる程度であるか否かの確認や見極めが必要である．

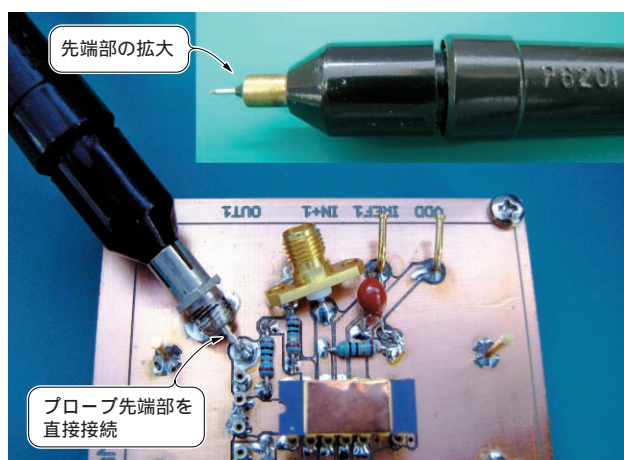



写真5　アクティブ・プローブ
入力容量が小さい．

写真6　評価環境
ICは静電気に弱いので，リスト・ストラップの装着，アース接続された導電性マットやフロアマットの装着，湿度管理などの静電気対策を施し評価を行う．

トラップの装着，アース接続された導電性の天板構造の作業机，もしくは導電性（静電）マットをひいた作業机，導電性の床，もしくは導電性（帯電防止）のフロアマット，導電靴，導電性のサンプル・ケース（静電防止袋，チップ・トレイ），測定器・治具・ハンダごてのアース，イオナイザ注1の使用，湿度管理などが有効な静電気対策となります．

注1：イオナイザとは，プラス・マイナスの空気イオンをエリアに等量放出し，帯電した物体を逆極性のイオンで中和し静電気を除去する装置である．

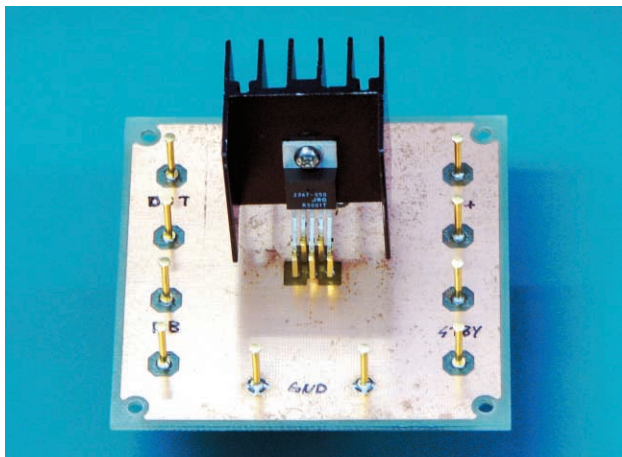



写真7　ヒートシンク
ICで発生する熱を放出するヒートシンクの接続例．

写真8　設計審査風景
製品開発の要所となる各段階で設計，商品企画，プロセス，テスト，組み立て，品質保証部門などの有識者が参集し，開発する製品の目標品質についての客観的な評価や審議を行い，各段階での成果物と要求事項との適合性や妥当性などを確認する．

2．設計品質の確保と信頼性試験

IC品質の良さとは，機能が優れている，特性・性能が良い，性能のばらつきが少ないといった「機能や性能の良さ」に加え，不良が少ない，寿命が長いなどといった「信頼性の良さ」を示します．その品質を確保するためには，機能や性能などの品質確保を考慮した製品設計，高信頼性の品質確保を考慮した信頼性設計に加え，設計審査などを行い，「設計品質」を確保する必要があります．

また，製品は「信頼性試験」を行い，所定の信頼性があるかどうかを検証してから量産ラインへ移管します．製造工程では，「製造品質」を確保するために，ウェハ工程と組み立て工程の後に，電気的特性検査および各工程での製造ばらつきや品質管理，統計的工程管理（SPC），製造設備の環境管理や日常点検・定期保守，継続的な品質改善活動などを行います．また，量産移管された製品の品質を確認するため，製造開始直後の一定期間は特別の管理（初期流動管理）体制などをとります．

● 信頼性設計

ICの耐用寿命は配線，酸化膜やトランジスタなどの素子の耐久性によって決まり，一般的な製品の耐用寿命は推奨条件内での使用で10年以上が要求されます．機能・性能と信頼性とは相反する場合が多く，設計者は設計段階からの信頼性の作り込みを考慮したバランスのとれた製品設計（信頼性設計）を行う必要があります．

設計品質を確保するために，製品の実使用期間に対して十分な耐摩耗性を考慮し，信頼性確保に向けた下記のような信頼性設計を行います．

(1) 想定されるあらゆる負荷やストレスなどの使用条件を考慮する
(2) 過去のトラブル事例やフィールド情報を盛り込む
(3) 実績のない要素技術については，TEG（test element group）などを使って品質，信頼性の事前確認を行う
(4) 設計の標準化を行い，実績のある回路，素子，レイアウト，ウェハ・プロセス，パッケージなどを使用する
(5) 製造プロセスの量産時のばらつき（工程能力）を考慮し，十分に余裕度のある設計を行う（ロバスト設計）
(6) 品質機能展開（QFD : quality function deployment）や故障モード影響解析（FMEA : failure mode and effect analysis）などの手法を活用する

● 設計審査

設計審査（デザイン・レビュー）は設計品質の確保と向上を目的に，製品開発の要所となる各段階（開発仕様・開発計画，回路設計，レイアウト設計，評価，信頼性試験など）の終了時に実施します．ここでは，各段階での成果物に対し，各関連部門（設計，商品企画，プロセス，テスト，組み立て，品質保証など）の有識者が参加して，下記の内容などについて徹底的に審査し，次の段階へ進めるかの可否判断を行います（**写真8**）

(1) 開発仕様・開発計画作成後

- 開発仕様
- 開発計画
- リスク洗い出し内容の検証

(2) 回路設計後

- 適切な回路設計・検証がされているか
- 開発仕様と設計結果との予実確認
- 信頼性を考慮した設計がなされているか
- テスト回路の妥当性確認

(3) レイアウト設計後

- 適切なレイアウト設計・検証がされているか
- 設計基準，設計ルールを遵守しているか
- パッケージ組立基準を遵守しているか
- ESD，ラッチアップなどで問題が出ないレイアウトになっているか
- コスト試算の再見積もり

(4) プローブ試験・セラミック評価後

- 試作条件・結果に問題ないか
- 適切な評価がなされているか，評価漏れがないか
- 開発仕様と評価結果との予実確認
- プローブ試験が標準歩留まりをクリアしているか，十分な工程能力を確保しているか

(5) 最終試験・モールド評価後

- 適切な評価がなされているか，評価漏れがないか
- 開発仕様と評価結果との予実確認
- 最終試験結果が標準歩留まりをクリアしているか，十分な工程能力を確保しているか
- 製造プロセスの工程能力に見合った製造ばらつき要素を含めた試作（マージン試作）で十分な余裕度があるか

(6) 信頼性試験後

- 信頼性や品質が確保されているか
- 量産工程の妥当性確認

● 信頼性試験

▲ 信頼性と信頼度

日本工業規格JIS-Z8115「信頼性用語」によれば，信頼性とは，「アイテムが与えられた条件で規定の期間中，要求された機能を果たすことができる性質」であり，信頼度とは，「アイテムが与えられた条件で規定の期間中，要求された機能を果たす確率」と定義されています．

従って，信頼性試験とは，「製品が機器に組み込まれ，最終ユーザにおいてその使用環境のもとで意図する期間，機器の性能が発揮されること，および保管時や輸送時において製品機能の維持，特性劣化のないことを確認する試験」と言えます．もう少し簡単に表現すると，「製品が使用期間中，故障しないで機能することを確認する試験」と言え，製品の時間的品質を表します．

また，信頼性試験は，製品の実使用状態に即して行うことがもっとも単純かつ確実な試験となります．しかし，製品の使用期間を確認するには，数年～数十年の長期間の試験時間が必要となり非現実的です．そこで必要となる概念が「加速試験」です．JIS-Z8115「信頼性用語」によれば，加速試験とは，「試験時間を短縮する目的で，基準条件より厳しい条件で行う試験」と定義されています．実使用状態よりさらに「ストレス」を加えることにより，製品の劣化要因を物理的，化学的に加速し，短期間で製品の寿命や故障率を推定することが可能となります．信頼性試験を行う上では必要不可欠な概念です．加速要因ストレスとしては，環境ストレス（温度，湿度，振動，応力など）や電気的ストレス（電圧，電流など）などがあります．特に，半導体デバイスでは温度が多くの故障モードにおける共通の加速因子となるので，温度加速試験の事例を考えてみましょう．

▲ 温度加速と反応論モデル

温度加速の代表的試験方法として，高温保存試験や低温保存試験，連続動作試験などがあります．加速因子としては，温度ストレスを印加することにより，短時間で故障を発生させるもので，接合破壊，ゲート絶縁膜破壊，層間絶縁膜破壊，配線断線，コンタクト断線などが故障メカニズムとして発生します．このような現象は，反応論モデルが一般的に用いられます．化学反応論モデルの中でもっとも熱的遷移を端的に現したものに，アレニウスの式（Arrhenius equation）と呼ばれる実験式(5.1)があります．このアレニウス・モデルは半導体デバイスの信頼性試験や故障解析に多用されています．

$$\ln L = A + \frac{Ea}{kT} \quad \cdots\cdots (5.1)$$

ただし，L：寿命時間（h）

Ea：活性化エネルギー（eV）

A：定数

k：ボルツマン定数（eV/K）

T：絶対温度（K）

温度加速性は活性化エネルギー（activation energy）と呼

ばれる尺度で表現されますが，この値は故障メカニズムにより異なる値をもち，活性化エネルギーが大きい値であれば温度加速性が大きく，小さければ温度加速性が小さくなります．

(5.1)式より，ある温度2点間の加速係数は，温度T_1における寿命時間をL_1とし，温度T_2における寿命時間をL_2とすると，この時の加速係数Kは，

$$K=\frac{L_2}{L_1}=\exp\left\{\left(\frac{Ea}{kT_2}\right)/\left(\frac{Ea}{kT_1}\right)\right\}=\exp\left\{\frac{Ea}{k}\left(\frac{1}{T_2}-\frac{1}{T_1}\right)\right\} \quad \cdots\cdots(5.2)$$

ただし，K：加速係数

L：寿命時間(h)

Ea：活性化エネルギー(eV)

k：ボルツマン定数(eV/K)

T：絶対温度(K)

で求めることができます．

ここで，$T_j=125$℃の時の連続動作試験での寿命時間を予測してみます．実使用条件を$V^+=10$Vとして，$T_j=50$℃，$Ea=0.80$eVであると仮定すると，加速係数は，

$$K=\exp\left\{\frac{Ea}{k}\left(\frac{1}{T_2}-\frac{1}{T_1}\right)\right\}$$

$$=\exp\left\{\frac{0.8}{8.6157\times10^{-5}}\left(\frac{1}{273+50}-\frac{1}{273+125}\right)\right\}=225$$

となります．この結果は，温度加速試験は実使用条件に対し，約225倍の加速性があることを意味しています．連続動作試験を1000(h)実施とすると，実使用条件での使用時間L_2は，$L_2=225\times1000$(h)$=225000$(h)となり，$V^+=10$Vで製品寿命は約25年以上に相当することになります．

信頼性試験は，製品の特性，定格，信頼度が設計目標を満たしているかどうかを確認し，信頼性試験に合格すると量産移管会議で，設計，製造，品質に関する問題点を検討し，問題のないことが確認されれば量産移管します．試験の対象，製品の用途，試験の目的によって，適切な試験方法，試験条件，判定基準が設定されます．また，試験は再現性のある標準化された試験方法が必要となります．半導体デバイスの標準的な試験方法として，日本工業(JIS)規格，電子情報技術産業協会(JEITA)規格，国際電気的(IEC)規格，米軍用(MIL)規格などの規格に準拠した信頼性試験規格による品質，信頼性評価を行い製品の認定を行います．

表3はEIAJ(現在はJEITA) ED-4701を基本としたICの信頼性試験例です．ICが受けるストレスとしては，温度ストレス，湿度ストレス，電気的ストレス，機械環境ストレス，特殊環境ストレスなどがあります．これらのストレス耐性を確認する試験は，環境試験，耐久試験(加速試験)，特殊試験に分類できます．

写真9～**写真20**に信頼性試験装置，および試験風景を示します．また，故障モードとして，ファンクション不良，短絡・断線不良などの致命不良のほかに，特性劣化のような劣化不良があります．どの程度の劣化を不良と判定するかによって信頼度が大幅に違ってくるので，判定基準の設定が非常に重要になってきます．

表3　信頼性試験例

試験項目		試験方法 EIAJ ED-4701	試験条件
耐久試験	高温保存試験	201	T_{stg}(max)，1000h
	低温保存試験	202	T_{stg}(min)，1000h
	高温高湿保存試験	103	85℃，85%，1000h
	連続動作試験	101	$T_j=T_{stg}$(max)，電圧＝最大定格，1000h
	高温高湿バイアス試験(THB)	102	85℃，85%，電圧＝最大定格，1000h
	飽和蒸気加圧試験(PCT)	―	121℃，2.03×10^5Pa，100%，100h
環境試験	はんだ耐熱試験	301	はんだリフロー： ピーク温度260℃×2回
	熱衝撃試験	307	0℃ 5min～100℃ 5min，10サイクル
	温度サイクル試験	105	T_{stg}(min) 30分～25℃ 5分～T_{stg}(max) 30℃ 5分，100サイクル
	はんだ付け性試験	―	Sn-37Pb　：230℃，5s(非活性フラックス使用) Sn-3Ag-0.5Cu：245℃，5s(非活性フラックス使用)
特殊試験	静電破壊試験	304	HBM：$C=100$pF，$R=1.5$kΩ，試験電圧$V=\pm1000$V MM：$C=200$pF，$R=0$Ω，試験電圧$V=\pm200$V
		305	CDM： 電圧印加，試験電圧V＝±1000V
	ラッチアップ試験	306	$T_p=10$ms，試験電流$I=\pm100$mA

写真9　恒温槽

高温保存試験，低温保存試験を行うための装置（エスペックのMC-811P）．槽内は−85℃から＋165℃まで設定できる．

写真10　高温高湿槽

槽内を高温多湿に制御する装置（エスペックのPH-2KT）．高温高湿保存試験，高温高湿バイアス試験を行う．この装置では水が必要で，ここでは純水を使用する．

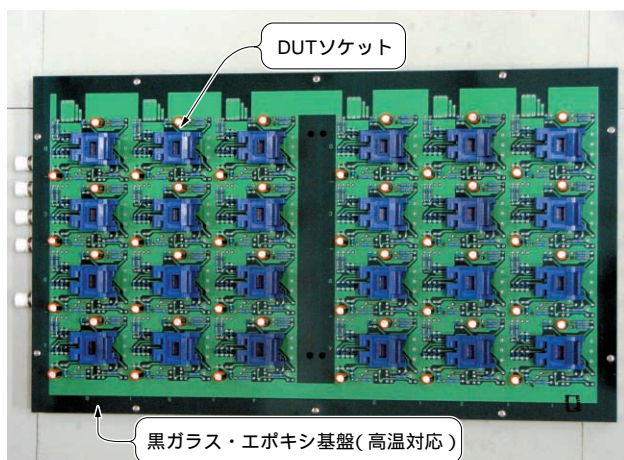



写真11　バーンイン・ボード

連続動作試験，高温高湿バイアスに使用する通電治具．高温で使用するため，耐熱性のある部品を使用する．

写真12　PCT槽

飽和/不飽和蒸気加圧試験（PCT：pressure cooker test）を行うための装置（エスペックのEHS-221M）．この装置では水が必要であり純水を使用する．

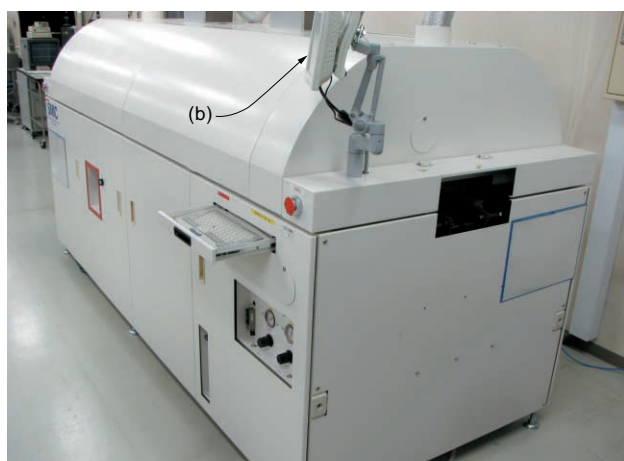
（a）外観

（b）制御モニタの画面

写真13　はんだリフロー炉

はんだ耐熱試験を行うための装置（千住金属工業のSNR-615）．炉内には熱源が上下に12個あり，デバイス表面は最大で＋260℃となる．

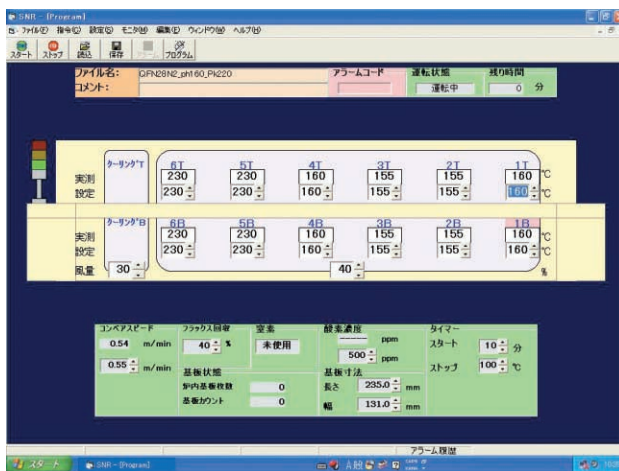



写真14　熱衝撃装置

熱衝撃試験を実施する装置（エスペックのTSB-5-A）．低温と高温間を行き来するカゴの中にデバイスを入れ，急激な熱変化を与える．使用する媒体は油性の液体で，最大－65 °Cから＋150 °Cにすることが可能．

写真16　はんだ槽

はんだ濡れ性試験を実施するための装置（JAPAN UNIXのUSS-225D）．高温（最大300 °C）で溶けた「はんだ」が槽内に入っており，この中にデバイスを入れ，端子のはんだ濡れ性を確認する．

（**a**）温度サイクル槽

（**b**）温度サイクル槽の内部

写真15　温度サイクル槽

温度サイクル試験を実施するための装置（エスペックのTSE-11-A）．低温と高温間の雰囲気内を行き来するエレベータ内にデバイスを入れ，熱変化を繰り返す．熱衝撃装置と異なり，媒体が空気であることから，比較的緩やかな温度変化となる．

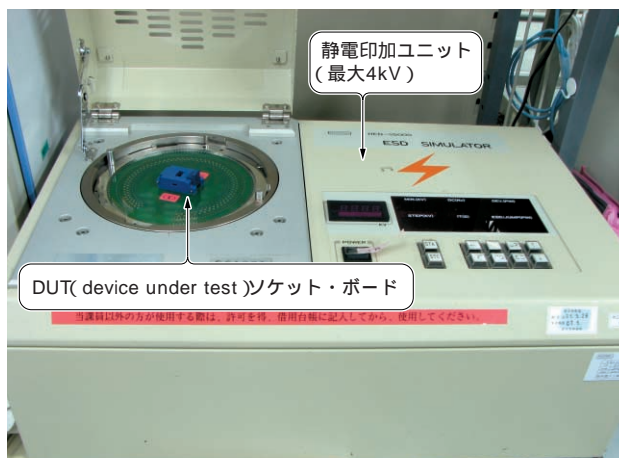



写真17
静電破壊試験装置

静電破壊試験を実施するための装置（阪和電子工業のHED-S5000）．端子間の電気的特性（*V*-*I*測定）やリーク電流の変化を検出し自動で故障判定を行う．内部の充電コンデンサと放電抵抗を変更することによりMM（machine model）やHBM（human body model）を試験する．

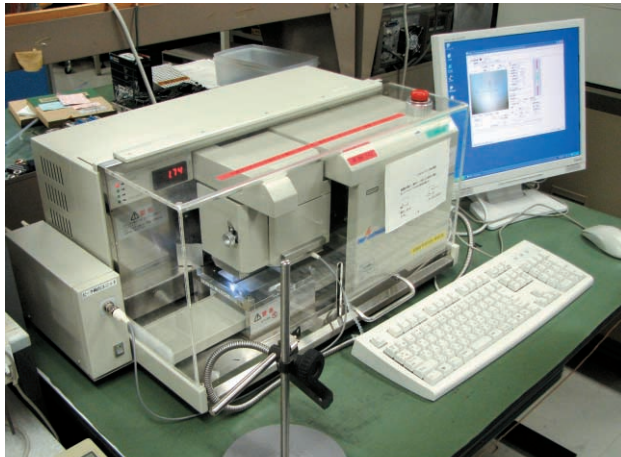



写真18　静電破壊試験装置
CDM（charged device model）での静電破壊試験を実施するための装置（阪和電子工業のHED-C5000）．*V-I*カーブやリーク電流の変化を検出し自動で故障判定を行う．

3. アナログIC設計にはどんな能力が必要？

● IC設計者に必要な能力

IC設計者は製品開発の全体の流れを把握し，顧客との仕様打ち合わせから回路設計，レイアウト設計，評価まで，製品開発のほとんどの部分に携わることとなるので，**表4**に示すような能力が必要となってきます．

製品を開発していくうえでプロセス部門，テスト部門，パッケージ部門，品質保証部門などの技術者とのコミュニケーションも必要となってくるので，IC開発全般や応用回路に関しての幅広い知識も持ち合わせていないと効率的な製品開発が行えません．

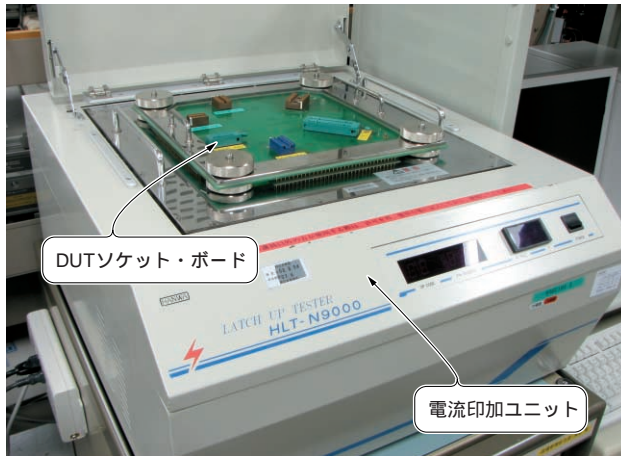



写真19　ラッチアップ試験装置
ラッチアップ試験を実施するための装置（阪和電子工業のHLT-N9000）．定電流パルスを電源ピン以外の入出力ピンに与え，電源ピンの電圧と電流を測定してラッチアップ現象を検出する．

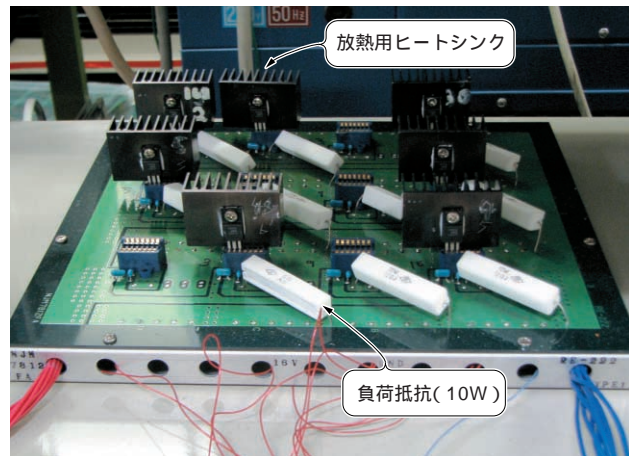



写真20　連続動作試験
最大定格電圧，および $T_j = T_{stg}$(max)となる負荷条件で連続動作試験を行う．

表4　IC設計者に必要な能力

業務内容	能　力	能力の定義
仕様検討	仕様立案力	顧客の要求や市場の動向を把握し，顧客にメリットのある製品仕様が立案できる．
	開発計画立案力	全体の流れを把握し，開発費の見積もり，および経営リソースの効率的な活用による実現性のある計画が立案できる．
回路設計	回路設計技術力	開発仕様を実現するためのシステム設計・回路設計，および設計された回路の妥当性の検証が行える．
レイアウト設計	レイアウト設計力	開発仕様を実現するためのレイアウト設計，および回路設計へのフィードバックができる．また，設計されたレイアウトの妥当性が検証できる．
評価	評価技術力	製品の評価項目・評価方法を立案し，測定系のエラー要因を考慮した信頼性のある特性評価，およびその評価結果の妥当性が検証できる．
	不具合解析力	回路動作の理論的な解析により不具合原因の迅速な解明と対応策が立案できる．
全般	プロジェクト・マネジメント力	関係部門との調整やスケジュール，進捗の管理が行える．
	コミュニケーション力	情報の的確な伝達と理解が図れ，関連部門との効率的なすり合わせが行える．
	情報収集・活用力	新規技術に関する業界動向・情報を分析し，必要な提案に結びつけることができる．
	問題予見力	製品開発に際してのリスクの先読みと適切な対応策が立案できる．
	問題解決力	あるべき姿と現実のギャップから問題を抽出し，科学的接近の手法を適宜活用して問題を解決できる．

▲ アナログIC設計者に最低限必要なのは「回路設計技術力」と「評価技術力」

アナログIC設計はディジタルIC設計に比べ，標準化や自動化ができず人手に頼る部分がまだ多くあり，その状況ごとに最適な判断を下す能力が必要となってきます．この能力は教科書や文献などで学べるものだけではなく，経験に支えられた多くのノウハウや幅広い知識からなる実践的センスが必要となってきます．

そこで，まずアナログIC設計者が最低限身に付けなければならない能力は，「回路設計技術力」と「評価技術力」です．「回路設計技術力」では教科書や文献などで，増幅器やフィルタなどの基本的なアナログ回路の構成や動作をマスタして，回路を論理的に把握できる能力が第1に必要です．そして，応用として基本的なアナログ回路を組み合わせたり，時には自ら回路を考え出したりして要求される仕様を実現する回路やシステムを設計する能力が必要となってきます．

次の「評価技術力」は，ICの特性を評価するために必要な項目を適正な方法で精度良く測定する能力です．評価項目や評価方法を決める上で，ICの内部回路を熟知していなければならず，またどのようなアプリケーションでICが使われるかを知っておかなければなりません．そして，評価方法を決めるときには，評価基板のパターンや測定装置の性能など測定環境を考慮する必要があり，この段階で測定の精度が決まってきます．特に，ICそのものの特性を測定する際には，評価基板上のICのピンから測定装置などの入出力までの経路で特性に誤差を与える要因がないかを十分に検討しなければなりません．

▲ アナログIC設計の勘所は経験によって得られる

このように，評価においても基本的なアナログ回路の知識が必要になるのは言うまでもありません．評価を正確に行えるかどうかが，アナログICの設計スキルが向上するかの鍵となっています．「回路設計技術力」だけでは設計スキルが身に付かないということです．設計したアナログICを評価してみると，設計時に期待した特性と違った結果が得られたり，仕様との差異が生じていたりする場合がよくあります．設計した結果（シミュレーションで得られた結果）と実測した結果の違いについて原因を推測し解決法を考え，設計にフィードバックして手直しをしたICを評価するという「設計」と「評価」の繰り返しがアナログICの設計のスキル向上に繋がっていきます．

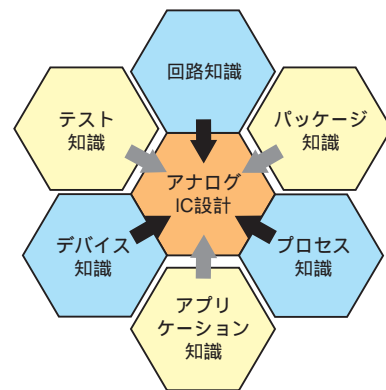



図1　アナログIC設計に必要な能力
アナログIC設計は回路だけでは表現できない多くの要素があり，回路の知識に加え，デバイスの知識，プロセスの知識，テストの知識，パッケージの知識，アプリケーション回路の知識などの幅広い知識が必要となる．

アナログICを評価する時にはブラックボックスと同じで内部回路自体の特性を評価することができないため，特性の違いや誤差があった場合は自分の持っている「回路設計技術力」から原因を推定して解決するしかありません．ここで，経験した結果を今後のIC設計に活かすことができ，何度も経験を繰り返していくうちにアナログICを設計する上での「勘所」が養われていきます．従って，自動車は両輪がなくては走れないように，「回路設計技術力」と「評価技術力」の二つの能力が最低限揃って，アナログIC設計をマスタすることができるようになります．

● 幅広い知識と実践的センスが必要

経験を積みアナログICを設計するスキルが高くなると，今まで上司や先輩にサポートしてもらっていた回路だけでは表現できない多くの要素を自分で考えなければならなくなり，回路の知識に加え，デバイスの知識，プロセスの知識（図1）が必要になってきます．製品によっては，テストの知識，パッケージの知識，アプリケーション回路の知識などの幅広い知識が必要となってきます．例えば，

(1) 高信頼性の確保，および製造装置の負担軽減のためには，製造工程の工程能力に応じたProcess Window（Process Margin）の広い設計を行う必要があり，デバイスやプロセスの知識が必要となってくる
(2) パワー製品やRF（高周波）製品の性能はデバイスとパッケージの性能に大きく依存するので，デバイスとパッケージの知識が必要となってくる
(3) 製品によっては，テスト精度やテスト時間を考慮し，テスト・モードを発生する回路や性能評価しやすい回路を

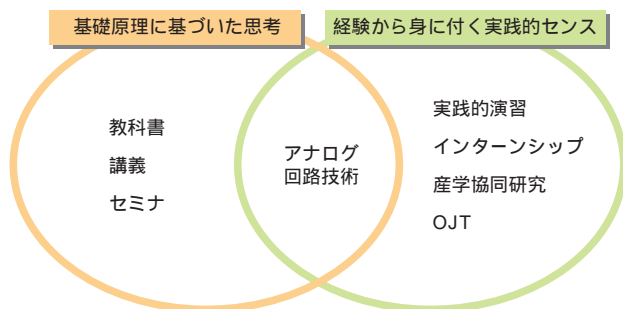



図2　アナログ回路技術の習得

アナログ回路技術に必要な実践センスは，実践的演習，長期インターンシップ，産学協同研究，OJTなどの実践経験から身に付く．

加えたり，テスト専用のパッドを配置したりする必要があるので，テストに関する知識が必要になってくる

(4) IC単体では機能せず，周辺回路との組み合わせで機能する製品は，そのアプリケーション回路のことまでを考慮した製品設計が必要となってくる．製品によっては，アプリケーション回路まで含め顧客に提供しなければならない製品も少なくない

など．

また，不具合を未然に防ぐための問題予見能力や不具合発生時の問題解決（トラブル・シューティング）能力も重要です．要求される仕様のレベルが高く，実績のない新規回路にチャレンジする場合，予見しなければならない課題やリスクが多く発生しますし，期待通りの性能が得られないことも多々あります．

特に，不具合の発生は，IC設計者が設計段階で予期できなかった現象が起こっているわけで，不具合原因の解析には非常に高い技術レベルと幅広い知識，そして多くの経験が必要となってきます．逆説的な言い方をすると，アナログ回路の設計者は多くの不具合の原因解析を経験することによって，教科書や文献などでは習得し難いノウハウを身に付け，実践的センスを磨くことができると言えます．しかし，多くの経験，多くの失敗をするのを待っていては，一人前の設計者になるまでにかなりの時間がかかってしまいます．経験や失敗を効率的に吸収していくために，回路以外の幅広い知識を勉強しておくなどの日頃の努力や準備が大切になってきます．

また，機能や性能と信頼性は相反する場合が多くあります．機能・性能・信頼性とコストも相反します．要求される品質を見極め，バランスの良い製品に仕上げなければ，顧客満足を得ることはできません．このようなバランス感覚も必要となってきます．目標以上の性能や信頼性が実現できたとしても，大幅に価格アップとなれば，売れない製品となってしまいます．生産性を考慮できなければ，歩留まり低下を招いたり，製造装置に負担をかけたりバッチ枚数制限や装置制限を招き生産性を低減させてしまうので，専門分野以外の関連する個々の技術の利害得失も知っておく必要があります．ICは「ものづくり」です．いくら優れた回路設計ができても，実際にものづくりができなければ意味がなくなってしまうことを認識しておく必要があります．

● アナログ回路設計者の育成

▲ 身の回りの信号はすべてアナログ情報

私たちが日常接する重さ，長さ，温度，気圧，速度，時間，角度，明るさ，電圧，電流などの連続的に変化する物理量はアナログ量です．自然の中の色々な物理情報はそのほとんどがアナログ値をとり，アナログ処理が基本となります．

ディジタル処理においても，私たち自身はディジタル信号のインターフェースを持っていないので，アナログ信号に変換するためのアナログ回路がかならず必要になります．また，ディジタル回路も微細化・高速化が進めば寄生素子の影響が無視できなくなり，回路の動作はアナログ的な振る舞いをするため，ディジタル回路設計においてもアナログ回路的な考え方が必要になってきます．

ディジタル全盛の時代であっても，アナログ回路技術がきわめて重要な技術であると言えます．

▲ アナログ回路に興味をもつ学生を増やすには

しかしながら，最近アナログ回路設計者の不足や能力の低下がよく話題に挙がります．他分野の回路設計者が充足しているとは言い切れませんが，相対的にアナログ設計者が不足していることは間違いのない事実だと思います．

多くの大学では，トランジスタの動作原理や等価回路の理解までで，実践的なアナログ回路，特にCMOSアナログ集積回路の教育を行っているところはまだ少ないようです．また，アナログ技術の教育に携わる教官や研究室の数も多くはありません．最近では谷口研二著「CMOSアナログ回路入門」（CQ出版）やBehzad　Razavi著，黒田忠広監訳「アナログCMOS集積回路の設計」（丸善）などのすばらしい教科書が出版されていますが，アナログ回路設計に関する日本語の良書が少なかったことも，アナログ回路設計者が不足している理由のひとつではないかと思います．

アナログ回路に興味を持って学ぶ学生をいかに増やし，即戦力となる人材をどのように育成していけばよいのでしょうか．また，企業に就職してまだ経験の浅い若手エンジニアをどのように育成していけばよいのでしょうか．

教科書や講義・セミナなどで勉強しても，アナログ回路技術は基礎原理に基づいた思考に加えて多くの経験から身に付く実践的センスが必要となるので，教科書やセミナのような受身の教育だけではなく，実際のモノづくりを通じOJT（on the job training）での人材育成が必要となってきます（**図2**）．学生にとっては，企業との共同研究やインターンシップ（Internship）制度などは，実践から多くのノウハウを学ぶことができ，非常に良い機会になると思います．

インターンシップ制度とは「学生が一定期間企業などの中で研修生として働き，自分の将来に関連のある就業体験を行える派遣型の研修制度」のことで，文部科学省，経済産業省，厚生労働省や各経済団体はインターンシップを積極的に推進しており，インターンシップ制度を取り入れている企業は年々増加しています．しかし，最低3カ月という米国の現状とは異なり，多くの日本の大学におけるインターンシップの期間は2週間程度であり，長期インターンシップを行っている大学はまだ少ない状況です．

▲ アナログ回路技術をめぐる大学の取り組み

時代は「ディジタル」という意識が学生の間に浸透しており，アナログ回路の講座に学生が集まらない傾向があります．アナログ回路技術の面白さや必要性，重要性などをアピールし，アナログ回路に興味を持ってもらえるような取り組みを行っていく必要があります．

東京工業大学のアナログ回路グループが毎年主催している演算増幅器の設計を通じ，アナログ集積回路技術全般を習得した実社会に通じる技術者の輩出を目的とした「演算増幅器設計コンテスト」などはすばらしい取り組みだと思います（http://www.ec.ss.titech.ac.jp/opamp を参照）．

最近，米国の大学ではアナログIC設計を専攻する学生が増えています．就職後にアナログ技術者の方がディジタル技術者より給料が高いことが大きな理由のひとつです．また，米国の工学系大学院生の9割はインド，韓国，中国，台湾などのアジア諸国からの留学生であり，その多くが自国の4年間の大学教育を済ませた学生です．そして，大学院では企業へのインターンシップも盛んに行われ，企業から給料が貰えるそうです．この辺りは，日本企業と米国企業での報奨制度や人材育成に対する考え方に大きな差があり，今後の課題だと思います．また，未来のアナログ技術者掘り起こしのために，大学への研究資金の提供や長期インターンシップ制度，奨学金制度，産学双方向の人材交流・情報交流，産学連携による共同研究などの推進を積極的に図っていく必要があると思います．

参考・引用*文献

(1) 森末道忠；LSI設計製作技術，電気書院，1987年
(2) 西久保靖彦；半導体の基本と仕組み，秀和システム，2004年
(3) 「半導体LSIのできるまで」編集委員会；半導体LSIのできるまで，日刊工業新聞社，2004年
(4) 日本規格協会；信頼性用語，JIS Z 8115, 2000年
(5) 安食恒夫；半導体デバイスの信頼性技術，日科技連，1989年
(6) ルネサステクノロジ；信頼性ハンドブック，2006年

よしだ・はるひこ
新日本無線（株）

<筆者プロフィール>
吉田晴彦． 1985年に新日本無線に入社．プロセス開発や電源IC設計などに従事．現在ミックスト・シグナルIC設計部門に所属．